

UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO
FACULTAD DE ESTUDIOS SUPERIORES CUAUTITLÁN

Comunicaciones Digitales

(Manual de prácticas para Ingeniería)



Juan González Vega
Jorge Ramírez Rodríguez

UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO
FACULTAD DE ESTUDIOS SUPERIORES CUAUTITLÁN
DEPARTAMENTO DE INGENIERÍA
SECCIÓN ELECTRÓNICA

Comunicaciones Digitales

(Manual de prácticas para Ingeniería)

Asignatura: Comunicaciones Digitales
Clave: 0109

Carrera: Licenciatura en Ingeniería Telecomunicaciones, Sistemas y Electrónica
Clave: 116

Autores:
Juan González Vega
Jorge Ramírez Rodríguez

Fecha de revisión: 20 agosto de 2013
Semestre: 2014-I

ÍNDICE

INTRODUCCIÓN	7
OBJETIVO GENERAL DE LA ASIGNATURA	7
REGLAMENTO INTERNO DEL LABORATORIO DE COMUNICACIONES, CONTROL Y ELECTRÓNICA	9
INSTRUCTIVO PARA LA ELABORACIÓN DEL REPORTE	11
BIBLIOGRAFÍA	12
PRÁCTICA 1. Muestreo y reconstrucción (Temas de teoría I, II, VII)	13
PRÁCTICA 2. Multiplexaje por división de tiempo (Temas de teoría I, II, III, VII)	19
PRÁCTICA 3. Muestreo y retención (Temas de teoría I, II, VII)	23
PRÁCTICA 4. Sincronización. Primera parte (Temas de teoría I, II, IV, VII)	27
PRÁCTICA 5. Sincronización. Segunda parte (Temas de teoría I, II, IV, VII)	31
PRÁCTICA 6. Modulación por codificación de pulsos (PCM) (Temas de teoría I, II, VII)	35
PRÁCTICA 7. Demodulación PCM (Temas de teoría I, II, VII)	41
PRÁCTICA 8. Modulación delta adaptable (Temas de teoría I, II, VII)	45
PRÁCTICA 9. Modulador delta por integración (Temas de teoría I, II, VII)	49

INTRODUCCIÓN

Las Comunicaciones Digitales han presentado un dinámico avance en los últimos años debido a las grandes ventajas que presenta sobre la comunicación analógica, logrando una mayor cobertura y mejor calidad, fortaleciendo tanto el desarrollo económico y educativo, así como el entretenimiento.

Este manual de prácticas pretende que los alumnos de la asignatura de comunicaciones digitales reafirmen los conocimientos teóricos adquiridos en clase mediante la realización de 8 prácticas.

OBJETIVO GENERAL DE LA ASIGNATURA

Analizar y proyectar sistemas de comunicaciones digitales.

OBJETIVO DEL CURSO EXPERIMENTAL

Construir e integrar las diferentes etapas que intervienen en un sistema de comunicaciones digitales.

REGLAMENTO INTERNO DEL LABORATORIO DE COMUNICACIONES, CONTROL Y ELECTRÓNICA

1. Dentro del laboratorio queda estrictamente prohibido:
 - a) Correr, jugar, gritar o hacer cualquier otra clase de desorden.
 - b) Dejar basura en las mesas de trabajo y/o pisos.
 - c) Sentarse sobre las mesas.
 - d) Fumar.
 - e) Introducir alimentos y/o bebidas.
 - f) Introducir cualquier objeto ajeno a las prácticas de laboratorio, tales como: televisiones, equipos de sonido (aun con audífonos), excepto algún equipo para realizar las prácticas.
 - g) La presencia de personas ajenas en los horarios de laboratorio.
 - h) Dejar los bancos en desorden.
 - i) Mover equipos o quitar accesorios de una mesa de trabajo a otra sin el consentimiento previo del profesor de laboratorio en turno.
 - j) Usar o manipular el equipo sin el conocimiento previo del profesor.
 - k) Rayar las mesas del laboratorio.
 - l) Energizar algún circuito sin antes verificar que las conexiones sean las correctas (polaridad de las fuentes de voltaje, multímetros, etcétera).
 - m) Hacer cambios en las conexiones o desconectar equipo estando éste energizado.
 - n) Hacer trabajos pesados (taladrar, martillar, etcétera) en las mesas de las prácticas, para ello se cuenta con mesas especiales para este tipo de trabajos.
2. Verifique las características de los dispositivos electrónicos con el manual o pregunte a su profesor de laboratorio.
3. Es responsabilidad del usuario revisar las condiciones del equipo del laboratorio al inicio de cada práctica y reportar cualquier anomalía que pudiera existir (prendido, dañado, sin funcionar, maltratado, etc.) al profesor del laboratorio correspondiente.

4. Es requisito indispensable para la realización de las prácticas, que el alumno cuente con su manual completo y actualizado al semestre en curso, las cuales podrán obtener en: http://olimpia.cuautitlan2.unam.mx/pagina_ingenieria.
5. El alumno deberá traer su circuito armado para poder realizar la práctica, de no ser así no podrá realizar dicha práctica (donde aplique) y tendrá una evaluación de cero.
6. Quien requiera hacer uso de las instalaciones de laboratorio para desarrollar trabajos, prácticas o proyectos, es requisito indispensable que esté presente el profesor responsable atendiendo a los alumnos, en caso contrario no podrán hacer uso de dichas instalaciones.
7. Correo electrónico del buzón para quejas y sugerencias para cualquier asunto relacionado con los Laboratorios de Electrónica (electronica@fesc.cuautitlan2.unam.mx).
8. La evaluación del laboratorio, será con base en lo siguiente:
 - A - (Acreditado): Cuando el promedio total de todas las prácticas de laboratorio sea mayor o igual a 6 siempre y cuando tengan el 90% de prácticas acreditadas en base a los criterios de evaluación.
 - NA - (No Acreditado): No se cumplió con los requisitos mínimos establecidos en el punto anterior.
 - NP - (No presentó): Con o sin asistencia pero que no haya entregado reporte alguno.
9. Los casos no previstos en el presente reglamento serán resueltos por el Jefe de la Sección.

NOTA: En caso de incurrir en faltas a las disposiciones anteriores, el alumno será acreedor a las siguientes sanciones por parte del profesor de laboratorio según sea el caso y la gravedad.

- Baja temporal del grupo de laboratorio al que está inscrito.
- Baja definitiva del grupo de laboratorio al que está inscrito.

INSTRUCTIVO PARA LA ELABORACIÓN DEL REPORTE

- a) Los reportes deberán basarse en la metodología utilizada en los manuales de prácticas de laboratorio.
- b) Ejemplo de portada de prácticas (obligatoria)

U. N. A. M.

F. E. S. C

Laboratorio de: COMUNICACIONES DIGITALES

Grupo: _____

Profesor: _____

Alumno: _____

Nombre de la práctica: _____

No. de práctica: _____

Fecha de realización: _____

Fecha de entrega: _____

Semestre: 2014-I

BIBLIOGRAFÍA

León W. Couch II (1997). *Sistemas de comunicaciones digitales y analógicas*. Prentice Hall.

Enrique Herrera (2002). *Comunicaciones II*. Limusa.

Peebles Peyton (1987). *Digital communication system*. Prentice Hall.

Ferrel G. Stremler (1999). *Introducción a los sistemas de comunicación*. Addison-Wesley.

Wayne Tomasi (2001). *Sistemas de comunicaciones electrónicas*. Prentice Hall.

PRÁCTICA 1

MUESTREO Y RECONSTRUCCIÓN

INTRODUCCIÓN

En las comunicaciones a menudo es necesario hacer un muestreo de una señal continua para obtener una señal discreta, con la interacción de dos ondas; una analógica de información y otra de pulsos generada por el oscilador, con la que se obtiene una señal modulada por amplitud de pulsos (PAM), como se observa en la figura 1.1.



Figura 1.1

La señal de muestreo es en general una sucesión de pulsos, cuyas amplitudes son proporcionales a los valores de muestra instantáneos del mensaje.

OBJETIVO

Obtención de la señal de muestreo y reconstrucción de una señal continua y sus distintos parámetros asociados.

ACTIVIDADES PREVIAS A LA PRÁCTICA

Leer toda la práctica

Hacer un análisis previo o simulación

EQUIPO

- Osciloscopio
- Generador de funciones
- Unidad COM 6A/1
- Unidad COM 6A/2

MATERIAL

Alambres y cables para conexión.

PROCEDIMIENTO EXPERIMENTAL

1.1. MEDICIÓN DE LA RESPUESTA DEL FILTRO PASA-BAJAS

1. En la unidad COM 6A/1 se tienen los bloques LPF_1 y LPF_2 los cuales son filtros pasa-bajas.
2. Con el generador de funciones conecte una señal senoidal al bloque LPF_1 con 1 Vpp. a diferentes frecuencias como se muestra en la tabla 1.1.
3. Conecte un canal del osciloscopio a la entrada del LPF_1 y el otro canal a la salida LPF_1 .
4. Aumente la frecuencia de la onda senoidal de 100 Hz hasta 10 KHz, mida la amplitud de la señal de salida de LPF_1 para cada frecuencia y anote los resultados en la tabla 1.1.
5. Calcule la atenuación en decibeles y anote los resultados en la tabla 1.1 para c/u de las frecuencias.

FRECUENCIA Hz	VOLTAJE DE ENTRADA Vpp	VOLTAJE DE SALIDA Vpp	ATENUACIÓN dB
100	1		
1,000	1		
2,500	1		
3,000	1		
3,500	1		
4,000	1		
4,500	1		

5,000	1		
5,500	1		
6,000	1		
7,000	1		
8,000	1		
9,000	1		
10,000	1		

Tabla 1.1

6. Grafique los resultados obtenidos de la tabla 1.1 (atenuación contra frecuencia).

1.2. MEDICIÓN DE LA RESPUESTA DEL SEPARADOR SEÑAL/RUIDO (S/N)

1. En la unidad COM 6A/1, se encuentra un bloque llamado separador S/N cuya función es separar dos frecuencias preestablecidas $f_1 = 710$ Hz y $f_2 = 2.3$ KHz (esto se realiza a través de un filtro pasa banda múltiple).
2. Seleccione a f_1 con el switch que se encuentra en el bloque S/N.
3. Conecte el generador de funciones a la entrada del separador S/N 100 Hz con una amplitud de 1 Vpp.
4. Conecte un canal del osciloscopio en la entrada del bloque S/N para medir el voltaje de entrada y el otro canal del osciloscopio a la salida para medir el voltaje de salida.
5. Llene la tabla 1.2 variando la frecuencia y manteniendo la amplitud de entrada constante.
6. Calcule la atenuación en decibels y anote los resultados en tabla 1.2 para c/u de las frecuencias.
7. Grafique los resultados obtenidos en tabla 1.2 (atenuación contra frecuencia).

FRECUENCIA Hz	VOLTAJE DE ENTRADA Vpp	VOLTAJE DE SALIDA Vpp	ATENUACIÓN dB
100	1		
300	1		
500	1		
600	1		
650	1		

680	1		
700	1		
710	1		
730	1		
750	1		
800	1		
900	1		
1,000	1		

Tabla. 1.2

- Dejando conectado el generador de señales y el osciloscopio a la entrada y salida de bloque S/N, conmute el switch a f_2 que se encuentra en el bloque del separador S/N.
- Varíe el generador de funciones de 100 Hz a 4 KHz, observe y anote en que frecuencia se obtiene la máxima amplitud de la señal de salida.

1.3. MUESTREO POR MODULACIÓN POR AMPLITUD DE PULSOS (PAM)

En la unidad COM 6A/2 cuenta con un bloque llamado generador de pulsos de muestreo, cuya función es generar una onda cuadrada a partir de un multivibrador monoestable, contiene la característica de poder variar su velocidad de muestreo y variar el ancho de apertura.

- Del generador de pulsos de muestreo de la unidad COM 6A/2 obtenga un tren de pulsos.
- Varíe el potenciómetro de pulsos de muestreo a 4 KHz de frecuencia y con el potenciómetro de ancho de apertura obtenga un tiempo de 25 micro segundos.
- Arme el circuito de muestreo de la figura 1.2.

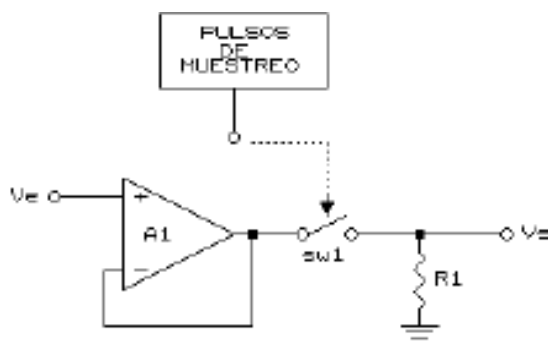


Figura. 1.2

4. Con el generador de funciones obtenga una onda senoidal de 1 KHz de frecuencia, con una amplitud de 2 Vpp y conéctela a la entrada del amplificador operacional (A1).
5. Observe que la señal de salida es una onda PAM.
6. Dibuje las tres formas de ondas (onda del generador de funciones, onda del generador de pulsos de muestreo, onda de salida del circuito de muestreo), una de debajo de la otra con el mismo periodo de tiempo y anote la amplitud de cada una de ellas.

1.4. RECONSTRUCCIÓN DE LA SEÑAL MUESTREADA

1. Con el circuito de la figura 1.2, fije la señal del generador de muestreo a 10 KHz de frecuencia y con un tiempo de apertura de 10 microsegundos.
2. Conecte un filtro pasa-bajas (LPF1) a la salida del circuito de muestreo, tal y como se muestra en la figura 1.3 (reconstrucción de la PAM).

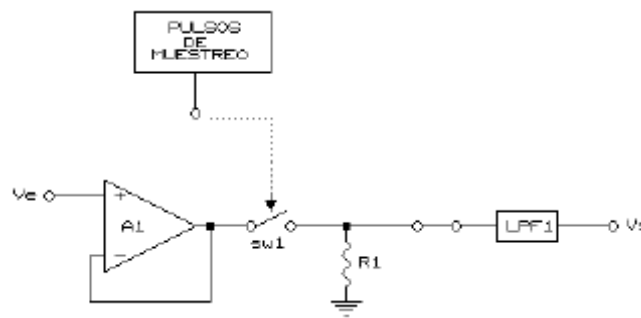


Figura 1.3

3. Conecte un canal del osciloscopio a la salida del circuito de muestreo y el otro canal del osciloscopio a la salida del filtro pasa-bajas. (Dibuje las señales).
4. Varíe el tiempo de apertura y la velocidad de muestreo, y explique el efecto sobre la forma de onda PAM y la señal del filtro.

1.5. VELOCIDAD DE NYQUIST

1. Con el circuito de la figura 1.3, fije la señal de entrada del operacional a 2.3 KHz de frecuencia con una amplitud de 2 Vpp y con el generador de muestreo obtenga 4.6 KHz de frecuencia con un tiempo de apertura de 50 microsegundos.
2. En esta posición, coinciden la primera y la segunda banda lateral de la onda muestreada.
3. Conecte la salida del circuito de muestreo al separador de S/N en la posición f_2 (2.3 KHz).

4. Aumente y disminuya lentamente la frecuencia del generador de pulsos de muestreo, observe el efecto sobre la forma de onda de salida en cada caso.
5. A partir de los resultados obtenidos anteriormente, mencione el efecto de la velocidad de muestreo sobre la señal reconstruida.

CUESTIONARIO

1. ¿Cómo se representa una señal periódica?
2. ¿En dónde se encuentra la información cuando se utiliza el sistema de modulación de pulsos (PAM, PWM y PPM)?
3. ¿Qué es la densidad espectral?
4. Enuncie y demuestre el teorema de muestreo.
5. ¿Qué sucede si el intervalo de muestreo " T_s " llega a ser mayor que $1/2 f_m$ (intervalo de Nyquist $T_s = 1/2 f_m$)?
6. ¿Qué factores determinan la elección de una velocidad de muestreo para un sistema particular?

PRÁCTICA 2

MULTIPLEXAJE POR DIVISIÓN DE TIEMPO

INTRODUCCIÓN

La Multiplexión de División de Tiempo (TDM) es un método que utiliza la capacidad de un canal físico con eficacia. Cada usuario del canal es asignado un pequeño intervalo de tiempo durante el cual se puede transmitir un mensaje. Así el tiempo total disponible en el canal es dividido y cada usuario es asignado un intervalo de tiempo. En TDM, el usuario envía el mensaje secuencialmente uno tras otro. Cada usuario puede usar, sin embargo, la anchura de banda de canal llena. Durante el período él tiene el control del canal. La capacidad de canal es totalmente utilizada en TDM intercalando varios mensajes que pertenecen a usuarios diferentes en un mensaje largo. Este mensaje enviado por el canal físico debe ser separado al final de recepción.

Cuando se transmiten los canales en tiempos separados, cada uno es transmitido en un instante particular de tiempo. Esto se denomina Multiplexaje por División de Tiempo (TDM).

OBJETIVO

Estudio del multiplexaje por división de tiempo de dos canales PAM.

ACTIVIDADES PREVIAS A LA PRÁCTICA

Leer toda la práctica

Hacer un análisis previo o simulación

EQUIPO

- Osciloscopio
- Generador de funciones
- Unidad COM-6A/1
- Unidad COM-6A/2

PROCEDIMIENTO EXPERIMENTAL

2.1. CONTADOR DE TIEMPOS DEL MODULADOR

El contador de tiempos del modulador de la unidad COM-6A/1 suministra el registro de tiempo básico para los sistemas TDM.

1. Conecte la salida del reloj manual a la entrada CL del contador de tiempo del modulador.
2. Avance el contador una etapa cada vez, por medio de un único accionamiento del pulsador del reloj manual, observe y anote en la tabla 2.1 el estado de las salidas del contador.
3. Conecte momentáneamente la entrada del reset R a + 5V ("1" lógico) y examine nuevamente las salidas.

No. DE PULSOS DEL RELOJ	SALIDAS DEL CONTADOR									
	0	1	2	3	4	5	6	7	8	9
0										
1										
2										
3										
4										
5										
6										
7										
8										
9										
10										
11										
12										
13										

Tabla 2.1

4. Conecte ahora la salida de 80 KHz del generador de reloj en lugar del reloj manual. Observe la relación entre cada salida y el reloj de 80 KHz. Dibuje la señal de reloj y las salidas "0" y "5" del contador de tiempo (una bajo la otra).

2.2. OBTENCIÓN DE UN CONTADOR DE TIEMPOS DE n ETAPAS ($1 \leq n \leq 10$)

Normalmente el contador de tiempo está conectado como un contador de diez etapas, pero conectando la salida " n " a la entrada del reset, resulta un contador de tiempos de n etapas.

1. Conecte el contador de tiempo como un contador de 4 etapas y examine la relación entre sus salidas.

2.3. MÚLTIPLEXAJE TDM-PAM

1. Arme el circuito de la figura 2.1.
2. Conecte una onda senoidal de 2 KHz de frecuencia con una amplitud de 4 Vpp en el canal 1 y el canal 2 a tierra. (Dibuje las formas de onda de los canales 1 y 2, así como de la salida).
3. Ahora conecte en el canal 2 una onda cuadrada de 2 KHz de frecuencia con una amplitud de 2 Vpp y la señal del canal 1 se debe mantener.

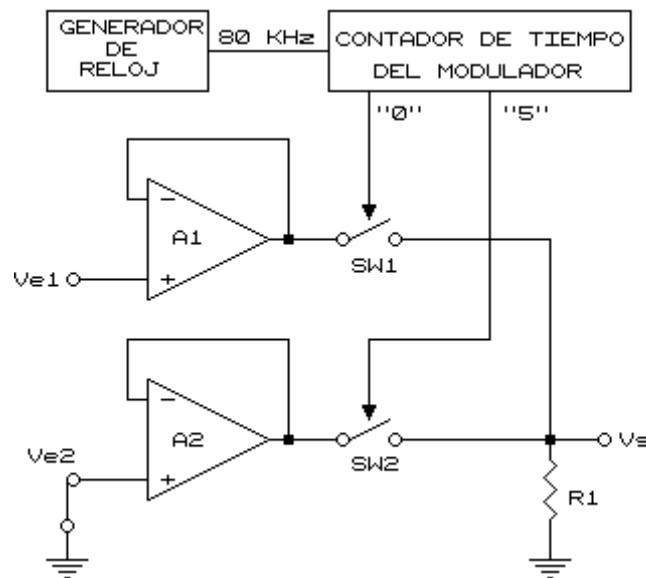


Figura 2.1

4. Dibuje las formas de onda de los canales 1 y 2, así como de la salida (una bajo la otra).
5. Cambie la forma de onda en el canal 2 por una senoidal manteniendo la misma frecuencia y amplitud. Dibuje las formas de onda de los canales 1 y 2, así como de la salida.

2.4. DEMULTIPLEXAJE DE TDM-PAM

1. Agregue el circuito de la figura 2.2 a la salida del multiplexor de la figura 2.1 manteniendo las señales.

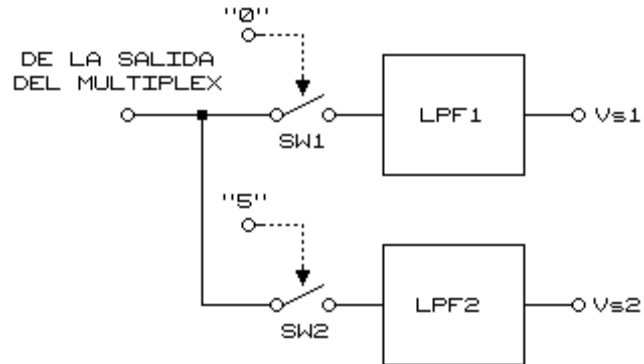


Figura 2.2

2. Dibuje las señales obtenidas a las entradas de los filtros (señales demultiplexadas) debajo de la señal multiplexada.
3. Dibuje ahora las salidas de ambos canales (señales reconstruidas).

CUESTIONARIO

1. Explique qué es multiplexión por división de tiempo (TDM) y dibuje su diagrama de bloques.
2. ¿Cómo determinamos la velocidad de Nyquist en un TDM?
3. Muestre el espacio de comunicación, tiempo–frecuencia en el sistema de multiplexaje por división por tiempo.
4. ¿Cuál es la principal ventaja de un TDM sobre un FDM?

PRÁCTICA 3

MUESTREO Y RETENCIÓN

INTRODUCCIÓN

El principio en que se basa el circuito de muestreo y retención, es el de tomar una muestra casi instantánea de la señal de entrada, debido a que la muestra es muy rápida no es fácil su procesamiento, es por esta razón que las muestras deben mantenerse por un mayor tiempo almacenándose hasta que ocurra el próximo muestreo, como se podrá observar en la figura 3.1.

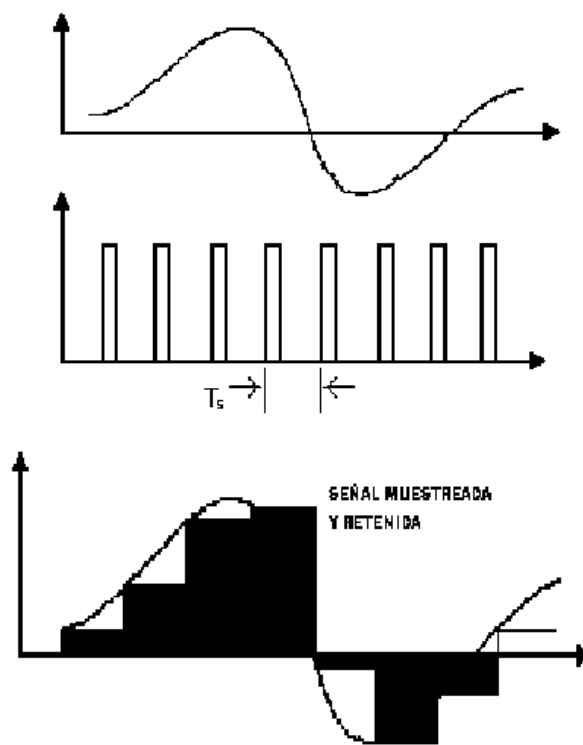


Figura 3.1

OBJETIVO

Observar y entender el muestreo y retención de una señal analógica.

ACTIVIDADES PREVIAS A LA PRÁCTICA

Leer toda la práctica

Hacer un análisis previo o simulación

EQUIPO

- Osciloscopio
- Unidad COM-6A/1
- Unidad COM-6A/2
- Generador de funciones

PROCEDIMIENTO EXPERIMENTAL

3.1. CIRCUITO DE MUESTREO Y RETENCIÓN SIN SEPARADORES

1. Arme el circuito mostrado en la figura 3.2.

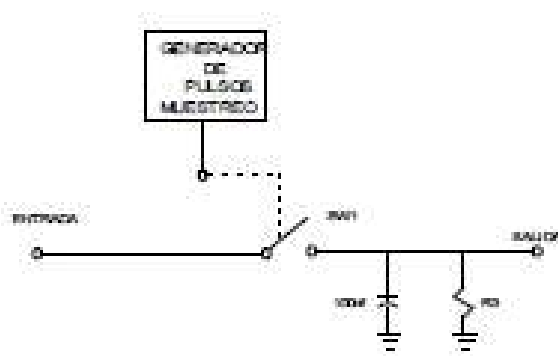


Figura 3.2

2. Conecte a la entrada del circuito una onda senoidal con una frecuencia de 1 KHz y una amplitud de 1 Vpp.
3. Fije el pulsador de muestreo a 10 KHz de frecuencia de muestreo con un ancho de apertura de $20 \mu\text{s}$.
4. Dibuje la forma de onda de salida y observe el efecto de la resistencia de carga R_3 durante el periodo de retención.
5. Repita la misma medición cambiando los capacitores a 10nF y 1nF respectivamente.

6. Conecte un filtro pasa-bajos a la salida del circuito y dibuje su forma de onda de salida para los tres valores de los capacitores.

3.2. CIRCUITO DE MUESTREO Y RETENCIÓN CON SEPARADORES

1. Arme el circuito de la figura 3.3.

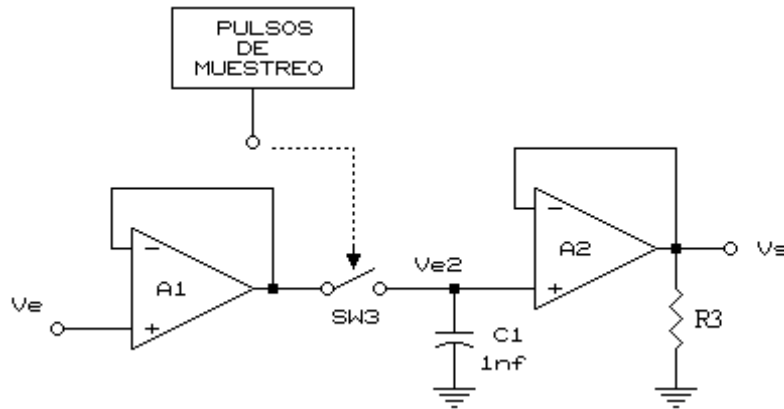


Figura 3.3

2. Conecte a la entrada una onda senoidal con frecuencia de 1 KHz y una amplitud de 1 Vpp.
3. Fije el pulsador de muestreo a una frecuencia de 10 KHz con un ancho de apertura de 20 μ S.
4. Dibuje la forma de onda de salida para los tres diferentes capacitores.
5. Varíe el ancho del pulso y observe el efecto sobre la señal de salida.

CUESTIONARIO

1. ¿Cómo se envían los valores en la modulación por amplitud de pulsos (PAM)?
2. Explique el método de recuperar la señal utilizando el filtro pasa-bajas combinado con el filtro inverso.
3. ¿Qué pasa cuando el ancho de pulso "T" se hace menor?
4. ¿Cuál es la función de los capacitores en el circuito de muestreo y retención?
5. Explicar el efecto que se tiene en la señal de salida para cada uno de los capacitores utilizados en la práctica.

PRÁCTICA 4

SINCRONIZACIÓN

Primera parte

Generación y detección de palabra de sincronismo

INTRODUCCIÓN

Una transmisión de datos tiene que ser controlada por medio del tiempo, para que el equipo receptor conozca en qué momento se puede esperar que una transferencia tenga lugar.

Hay dos principios de transmisión para hacer esto posible: Transmisión Síncrona y Transmisión Asíncrona.

Sincronización significa que el transmisor y el receptor operan con la misma escala de tiempos, pero no necesariamente ellos realizan la misma operación en el mismo tiempo.

Para sincronizar las escalas de tiempos el transmisor debe enviar un pulso particular o una serie de pulsos diferentes de los pulsos de información.

OBJETIVO

Observar el método de generación y detección de palabra de sincronismo de sistemas de comunicaciones digitales.

ACTIVIDADES PREVIAS A LA PRÁCTICA

Leer toda la práctica

Hacer un análisis previo o simulación

EQUIPO

- Osciloscopio
- Generador de funciones
- Unidad COM-6A/1

- Unidad COM-6A/2
- Unidad COM-6A/3

PROCEDIMIENTO EXPERIMENTAL

4.1. GENERADOR DE PALABRAS DE SINCRONISMO

GENERADOR DE SERIE DE PSEUDO-AZAR

Veremos ahora como puede producir una serie de pseudo-azar usando un registro de desplazamiento con compuertas de reglamentación.

1. Con el modulo COM-6A/1, arme el circuito de la figura 4.1 para realizar una serie de pseudo-azar de segundo orden.

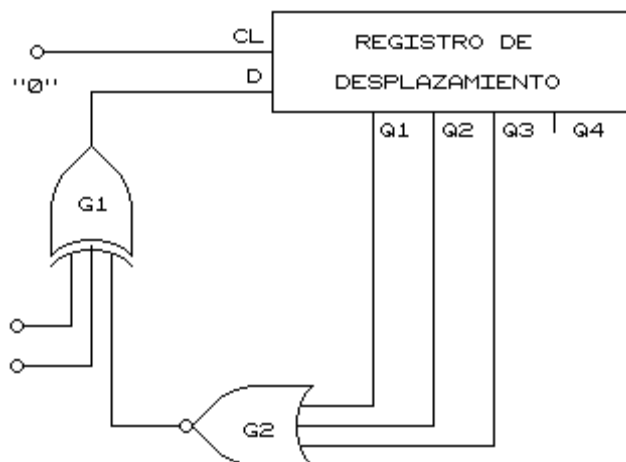


Figura 4.1

2. Conecte las dos entradas abiertas de la compuerta OR – EXC (G_1), a las salidas Q_1 y Q_2 del registro de desplazamiento.
3. Alimente el contador de tiempo con la señal de reloj de 80 KHz y conecte su salida "0" a CL del registro de desplazamiento. Dibuje la señal obtenida en Q_1 bajo la salida "0" del contador de tiempo.
4. Escriba la serie obtenida.
5. Para comprender la función de la compuerta NOR (G_2), desconecte su salida.
6. Observe que la serie aún está presente.

7. Prenda y apague la fuente de alimentación varias veces y observe si la serie se produce. Cuando no se produzca reconecte momentáneamente G_2 a G_1 .

SERIE DE PSEUDO-AZAR DE TERCER ORDEN

8. Desconecte la entrada de OR-EXC de Q_2 y conéctela a Q_3 .
9. Dibuje la señal de Q_1 bajo la salida "0" del contador de tiempo y anote la serie obtenida.

4.2. GENERACIÓN DE LA PALABRA DE SINCRONISMO

En este experimento se investigará la operación del generador de palabra de sincronismo.

1. Arme el circuito de la figura 4.2 (Unidad COM 6A/1).

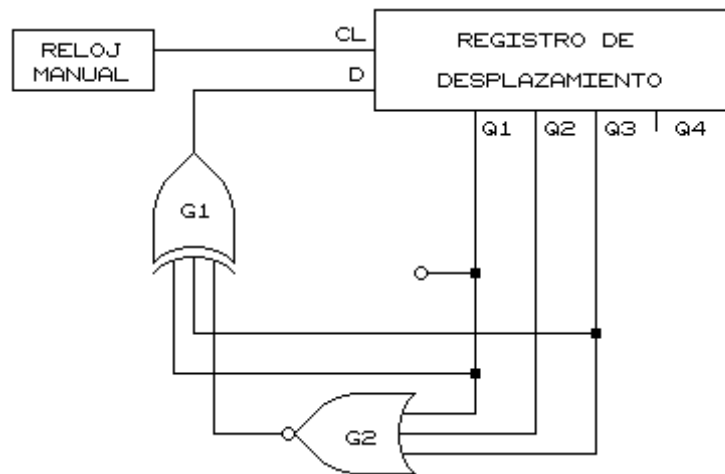


Figura 4.2

2. Verifique las salidas Q_1 , Q_2 y Q_3 del registro de desplazamiento. Si no están todas en "0" lógico, desconecte las entradas a la compuerta OR-EXC y opere el reloj manual una cantidad de veces hasta llevar a cero al registro de desplazamiento. Reconecte las entradas de OR-EXC según la figura 4.2.
3. Prepare una tabla con las columnas siguientes: Q_1 , Q_2 , Q_3 , salida de NOR y D. Mida el estado lógico en cada uno de esos puntos y anótelos en la tabla. Avance el registro de desplazamiento un paso por vez presionando el pulsador del reloj manual y anote en la tabla los respectivos estados lógicos. Realice 15 mediciones semejantes, numerándolas de 0 a 14; examine entonces atentamente la columna Q_1 de la tabla. Anote la serie que se ha obtenido.
4. Conecte ahora la salida "0" del contador de tiempos del modulador en lugar del reloj manual. Asegúrese de obtener en Q_1 la palabra de sincronismo. Este circuito será utilizado para los

experimentos restantes, como generador de palabra de sincronismo, y se le asignara el símbolo indicado en la figura 4.3. De vez en cuando se indicaran también las otras salidas del registro de desplazamiento.

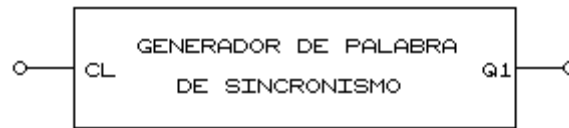


Figura 4.3

4.3. DETECCIÓN DE LA PALABRA DE SINCRONISMO

1. Sin desarmar el circuito de la figura 2 (Unidad COM 6A/1), arme el circuito de la figura 4.4 con la unidad COM 6A/3.

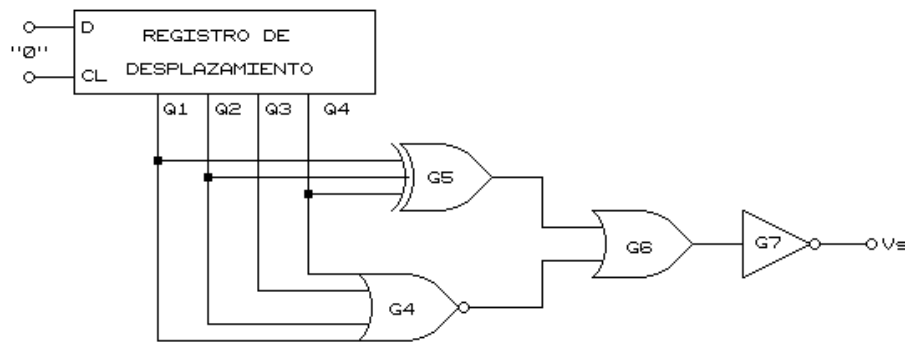


Figura 4.4

2. (Generador de palabra de sincronismo) conectando el "0" del contador de tiempos del modulador a la entrada del reloj del registro de desplazamiento.
3. Conecte la entrada D a la salida del generador de palabra de sincronismo (Q_1 del registro de desplazamiento). Examine y explique los resultados de las salidas G_4 , G_5 y G_7 .
4. Conecte a la entrada D otras señales (serie de segundo orden y serie de cuarto orden), y examine las salidas de G_4 , G_5 y G_7 para los tres casos.

CUESTIONARIO

1. ¿Qué es sincronización?
2. Explique la transmisión sincrónica y asíncrona.
3. ¿Cuáles son los tres tipos de niveles de sincronización que se requieren en las comunicaciones digitales?

PRÁCTICA 5

SINCRONIZACIÓN. Segunda parte

INTRODUCCIÓN

TRANSMISIÓN SÍNCRONA

Esta transmisión es especialmente usada para ser en transmisiones de altas velocidades (iguales o mayores a 1,200 baudios de velocidad de modulación), el flujo de datos es más regular.

La transmisión síncrona se hace con un ritmo que se genera centralizadamente en la red y es el mismo para el emisor como para el receptor.

Los bloques a ser transmitidos tienen un tamaño que oscila entre 128 y 1,024 bytes.

La señal de sincronismo en el extremo fuente, puede ser generada por el equipo terminal de datos o por el módem.

OBJETIVO

Observar el método de sincronización de dos sistemas de comunicaciones digitales.

ACTIVIDADES PREVIAS A LA PRÁCTICA

Leer toda la práctica

Hacer un análisis previo o simulación

EQUIPO

- Osciloscopio
- Generador de funciones
- Unidad COM-6A/1
- Unidad COM-6A/2
- Unidad COM-6A/3

PROCEDIMIENTO EXPERIMENTAL

5.1. CIRCUITO DE DETECCIÓN MEJORADO

El circuito de la figura 4.4 (primera parte) sirve como detector de palabra de sincronismo pasivo. Pero no es suficiente para detectar la presencia de la palabra de sincronismo, sino que es necesario que los circuitos de sincronización encuentren los pulsos de sincronización de la señal de entrada.

1. Arme el circuito de la figura 5.1 que es un detector de palabra de sincronización mejorado, y que finalmente resultara un detector de sincronización completo.
2. Conecte la salida del generador de palabra de sincronización a la entrada D del registro de desplazamiento de la unidad COM-6A/3.
3. Dibuje un diagrama de tiempos de las siguientes señales: CL_1 , CL_2 , G_5 , R_2 , S_3 , Q_3 del FF y Q_4 del monoestable.

Nota: La lámpara indicador de sincronización se enciende cuando $Q_3 = 1$.

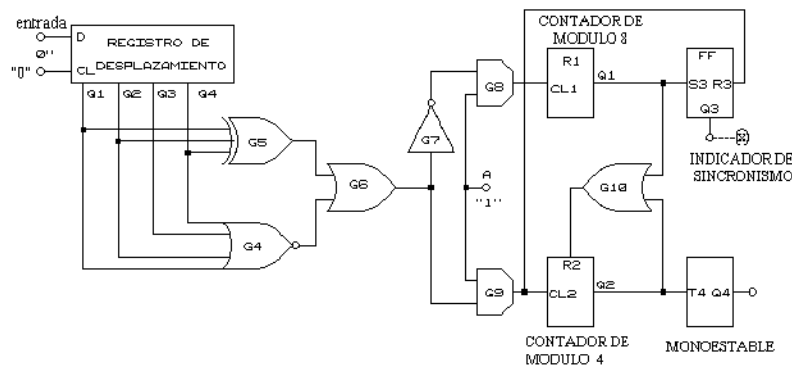


Figura 5.1

4. Desconecte la señal de entrada D del registro de desplazamiento y dibuje un diagrama de tiempos de las señales en los mismos puntos que anteriormente se realizaron.

5.2. SINCRONIZACIÓN

Este circuito de sincronización completo busca y fija los pulsos de la palabra de sincronización.

1. Arme el circuito de la figura 5.2.

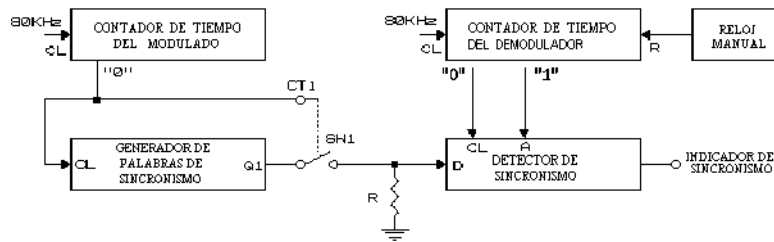


Figura 5.2

2. Conecte la salida del monoestable Q_4 a la entrada D/S del contador de tiempos del demodulador. Presione y libere el pulsador del reloj manual cuantas veces sea necesario y observe si el sistema esta sincronizado. Cuando hay una sincronización el monoestable no detiene al contador de tiempos del demodulador Q_4 y esto se repite hasta lograr la sincronización.
3. Para visualizar esta operación de búsqueda, desconecte la entrada del detector de sincronización y dibuje un diagrama de tiempos de la señal de salida del monoestable, la salida "0" del contador de tiempos del demodulador y la entrada del demodulador. Observe que el contador de tiempos del demodulador es detenido en el estado "1" cuando la salida del monoestable está en "1" lógico.

5.3. MEDICIÓN DEL TIEMPO DE SINCRONIZACIÓN

1. Transfiera la salida del conmutador SW_1 de la unidad COM-6A/2 de la entrada D del detector de sincronización a una entrada de la compuerta G_3 de la unidad COM-6A/3 y conecte la salida de G_3 a la entrada D del detector de sincronización.
2. Conecte a la otra entrada de G_3 una onda cuadrada de 100 Hz y una amplitud de 10 Vpp.
3. Observe con ayuda del osciloscopio la onda cuadrada y la salida del detector de sincronismo (Q_3 de FF_3). Cuando la onda cuadrada esta alta, el detector de sincronismo se sincroniza por sí mismo; cuando la onda cuadrada esta baja, no es posible la sincronización.
4. Mida el tiempo tomado por el detector de sincronismo para enterarse que se perdió la sincronización y el máximo tiempo tomado por el detector de sincronización para ser sincronizado. Dibuje la señal Q_3 debajo de la onda cuadrada indicando los tiempos tomados.
5. Aumente la frecuencia de la onda cuadrada hasta no obtener pulsos en Q_3 (indicador de sincronismo) y mida el ancho del pulso de la onda cuadrada.

CUESTIONARIO

1. Explique la sincronización en los sistemas Telefónicos PCM de Estados Unidos (24 canales) y de Europa (32 canales).
2. ¿Cuáles son las características de una palabra de sincronismo?
3. ¿Qué códigos se utilizan en cada nivel de sincronización?

PRÁCTICA 6

MODULACIÓN POR CODIFICACIÓN DE PULSOS (PCM)

INTRODUCCIÓN

MODULADOR PCM

En la figura 6.1 se muestra el diagrama en bloques del modulador PCM. Este está formado por un conversor A/D de rampa digital, compuesto por un generador de escalera, un comparador y un contador binario. Este conversor A/D particularmente opera solo sobre señales analógicas unipolares, y es un conversor síncrono.

Al principio de la conversión se lleva el contador binario a 0 0 0 y el generador de escalera tiene 0 V en su salida. Cada pulso de reloj avanza en un bit al contador y aumenta la tensión de la escalera en un escalón.

La salida está compuesta por palabras PCM de 4 bits. Cada palabra consiste en un bit de signo (el bit más significativo—MSB) y tres bits de magnitud. Además de los componentes mostrados en la figura 6.2, existe también un circuito de tiempos, que asegura la operación síncrona del sistema.

OBJETIVO

Observar los fundamentos de un modulador PCM.

ACTIVIDADES PREVIAS A LA PRÁCTICA

Leer toda la práctica

Hacer un análisis previo o simulación

EQUIPO

- Generador de funciones
- Osciloscopio
- Unidad COM-6B/1
- Unidad COM-6B/2

- Unidad COM-6A/1
- Unidad COM-6A/3

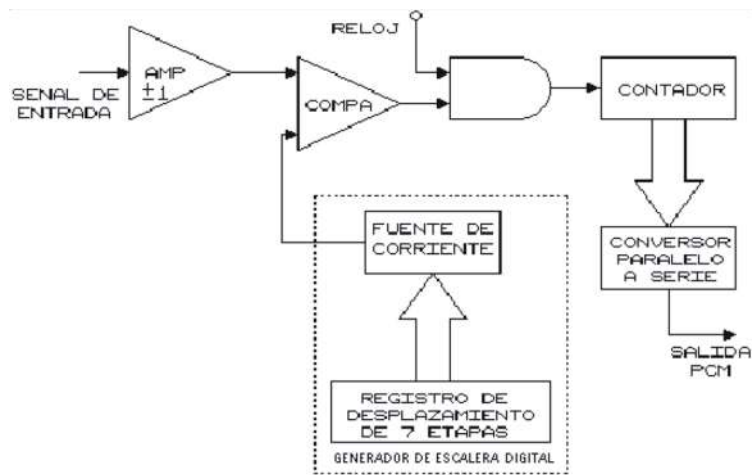


Figura 6.1

PROCEDIMIENTO EXPERIMENTAL

6.1. AMPLIFICADOR – $|V|$

Examinaremos ahora los distintos bloques que comprenden el modulador PCM para obtener el amplificador de $-|V|$

1. Arme el circuito de la figura 6.2

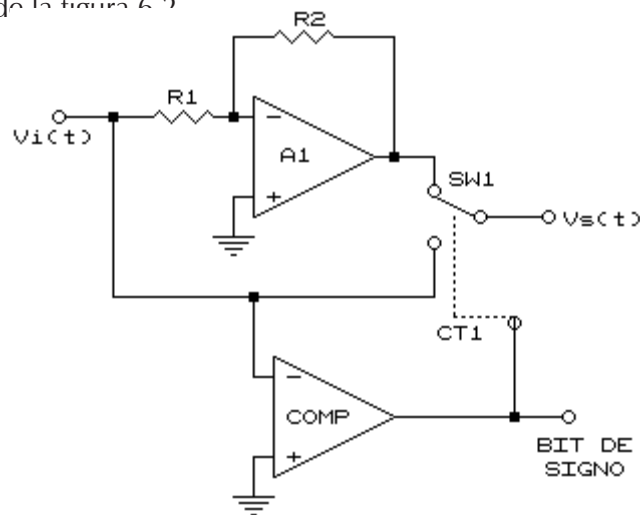


Figura 6.2

2. Conecte una onda senoidal de 1 KHz de frecuencia con una amplitud de 2 Vpp a la entrada.
3. Dibuje las señales de entrada, salida del comparador (bit de signo) y salida $V_s(t)$, (una debajo de la otra). Este es un amplificador cuya salida está dada por $V_s(t) = -|v_i|$.
4. Conecte la salida del comparador a un inversor G_2 (en la unidad COM-6A/3) y la salida a CT_1 . Para este caso la salida del amplificador será $V_s(t) = +|v_i|$.
5. Dibuje las formas de onda de entrada y salida para este caso.
6. Elimine el inversor de tal forma que tengamos nuevamente el circuito de la figura 6.2.

6.2. FUNCIONAMIENTO DEL REGISTRO DE DESPLAZAMIENTO DE 7 ETAPAS

El registro de desplazamiento de 7 etapas controla las fuentes de corriente.

1. Arme el circuito de la figura 6.3.

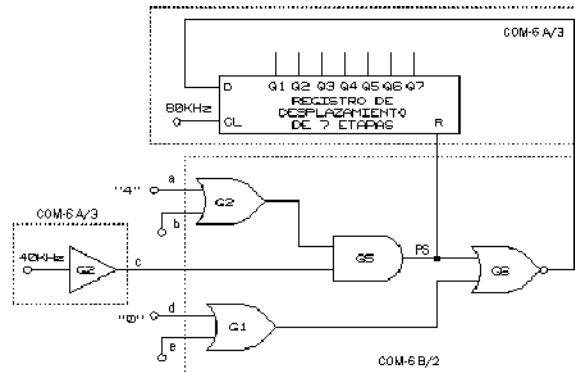


Figura 6.3

2. Las señales "0" y "4" son provistas por el contador de tiempos del modulador de la unidad COM-6A/1. Conecte como un contador de 5 etapas (con la salida "5" conectada a la entrada reset R), con un reloj de 40 KHz.
3. Dibuje el diagrama de tiempos de las siguientes señales: 80 KHz (CL), entrada D (HAB), entrada R (PS), y las salidas $Q_1 - Q_7$ del registro de desplazamiento.

Nota: Asegúrese de haber comprendido bien cada parte del circuito.

6.3. FUENTE DE CORRIENTE

1. Asegúrese de que el conmutador de modo PCM de la unidad COM-6B/1 este en la posición lineal (verifique antes de cada sección del experimento).
2. Conecte +5V a cada uno de los controles $C_{11} - C_{17}$ por vez y mida la tensión generada sobre la resistencia R_3 .

6.4. GENERADOR DIGITAL DE TENSION ESCALERA

1. Con el mismo circuito, conecte las salidas $Q_1 - Q_7$ del registro de desplazamiento de 7 etapas a los controles de la fuente de corriente $C_{11} - C_{17}$, respectivamente.
2. Dibuje un diagrama de tiempos del voltaje sobre la resistencia R_3 frente a los pulsos de reloj de 80 KHz.

Nota: El voltaje sobre R_3 esta levemente retrasada con respecto al reloj de 80 KHz. Esto se debe al circuito de retardo en la entrada CL del registro de desplazamiento.

6.5. CONTADOR BINARIO

1. Arme el circuito de la figura 6.4.

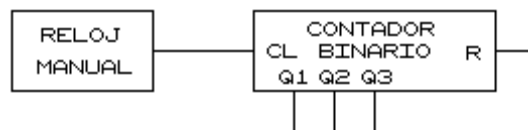


Figura 6.4

2. Si no están todas las salidas a "0" lógico conecte momentáneamente R a +5 V.
3. Avance el contador binario una etapa por vez por medio de un único accionamiento del pulsador del reloj manual y anote en una tabla las salidas $Q_1 - Q_3$. Realice 2ⁿ mediciones semejantes.

6.6. CONVERSION PARALELO/SERIE

1. En la figura 6.5 conecte de $P_1 - P_4$ las siguientes combinaciones (una a la vez).

COMBINACIONES			
P_1	P_2	P_3	P_4
1	0	1	1
1	1	1	0
0	0	1	0

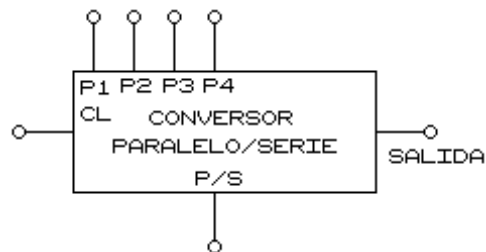


Figura 6.5

- Una vez colocada la primera combinación conecte la salida P/S al reloj manual y púselo una sola vez. Esto con el fin de cargar el convertidor P/S.
- Desconecte el reloj manual de P/S y en su lugar coloque la entrada del CL (P/S quedara libre).
- Pulse el reloj manual una etapa por vez y observe la salida del convertidor. Repita los pasos 2, 3 y 4 para cada combinación.
- Proponga 3 combinaciones más y realice la conversión paralelo-serie en cada caso, mencione cuales fueron las combinaciones.
- Según los resultados obtenidos ¿qué bit se libera primero y cuál es el menos significativo?

CUESTIONARIO

- ¿Qué es un PCM?
- Explique cada una de las etapas en una modulación PCM.
- Explique qué es cuantización lineal y no lineal.
- ¿En qué consiste la compresión de ley μ y de ley A?

PRÁCTICA 7

DEMODULACIÓN PCM

INTRODUCCIÓN

El demodulador PCM es generalmente más simple que el modulador debido a que la cronización está dada por la cronización del modulador y por los pulsos de sincronismo.

El diagrama de bloques de la figura 7.1 muestra un demodulador PCM.



Figura 7.1

El convertidor S/P recibe los pulsos PCM de la línea de transmisión de a uno por vez y los convierte en una palabra binaria paralela. El convertidor D/A convierte la palabra digital en un pulso analógico de acuerdo con el mismo código utilizado en el modulador. Los pulsos representan muestras de la señal analógica y al pasar los mismos por un filtro pasa bajos se regenera la señal analógica.

OBJETIVO

Observar la operación de un modulador PCM.

ACTIVIDADES PREVIAS A LA PRÁCTICA

Leer toda la práctica

Hacer un análisis previo o simulación

EQUIPO

- Osciloscopio
- Unidad COM-6A/1
- Unidad COM-6A/2
- Unidad COM-6B/1

- Unidad COM-6B/2
- Unidad COM-6B/3

PROCEDIMIENTO EXPERIMENTAL

7.1. CONVERTIDOR BCD-DECIMAL Y FUENTES DE CORRIENTE

1. Verifique que el conmutador de modo de PCM de la unidad COM-6B/3 este en la posición lineal. Conecte palabras BCD binarias desde 000 hasta 111 a las entradas B1, B2 y B3 del convertidor BCD-decimal, (B1 = bms y B3 = BMS).
2. Anote el voltaje desarrollado sobre la resistencia R_1 para cada combinación.

7.2. AMPLIFICADOR POR ± 1

1. Arme la figura 7.2.

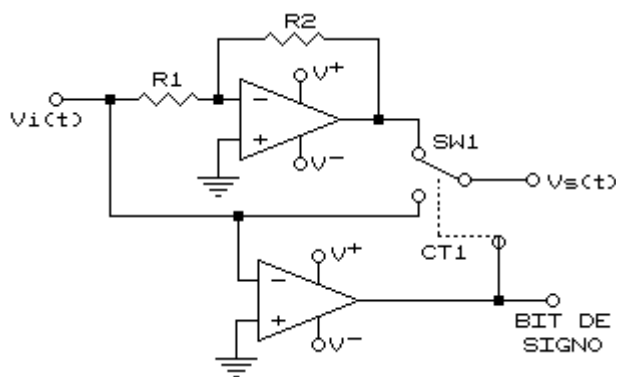


Figura 7.2

2. Conecte la salida de LL_1 de la unidad COM-6B/1 a la entrada del amplificador por ± 1 de la unidad COM-6B/3 y conecte la salida de bit de signo a la entrada de signo del amplificador de la unidad COM-6B/3.
3. Conecte a la salida de A1 en la unidad COM-6B/1 una onda senoidal de 1 KHz y una amplitud de 2 Vpp.
4. Dibuje las formas de onda obtenidas a la entrada y salida del amplificador ± 1 por de la unidad COM-6B/3.

7.3. DEMODULADOR PCM COMO CONVERTIDOR D/A

El demodulador funciona como un convertidor D/A.

1. Arme el circuito de la figura 7.3.
2. Conecte al circuito 2ⁿ palabras de entrada binarias y anote el voltaje de salida en cada caso.

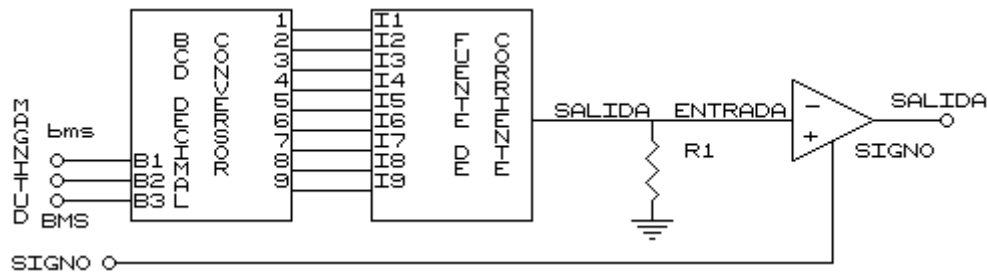


Figura 7.3

7.4. DEMODULADOR PCM COMPLETO

Para poder conocer el demodulador es necesario armar un canal PCM completo compuesto por un modulador y un demodulador.

1. Arme el circuito de la figura 7.4.

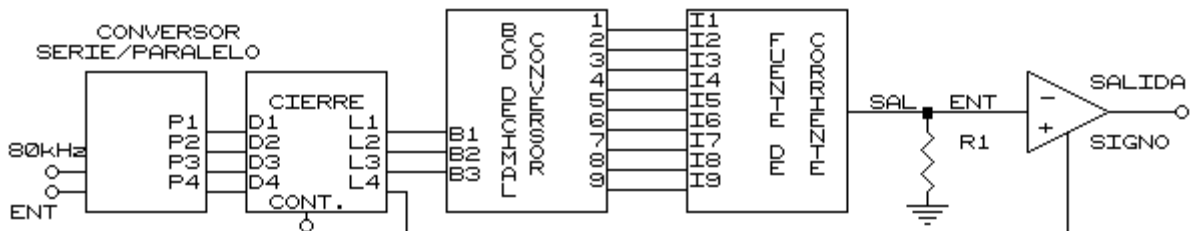


Figura 7.4

Colocar a la entrada de conversor serie/paralelo la salida del contador binario con una señal (0 0 0 0) y en CL el reloj manual, medir el voltaje de la señal de salida.

2. Repetir el punto 2 para las 15 combinaciones restantes del contador binario (no olvidar cargar el conversor P/S).

CUESTIONARIO

- 1.- Explicar conversor D/A
- 2.- Explicar la modulación PCMD

PRACTICA 8

MODULACIÓN DELTA ADAPTABLE

INTRODUCCIÓN

En la modulación delta adaptable el tamaño del escalón se hace variar como una función del tiempo conforme cambia la forma de onda de entrada.

Para reducir al mínimo el ruido por sobre carga de pendiente mientras se mantiene el ruido granular a un valor razonable. En este caso el tamaño del escalón se mantiene pequeño para reducir al mínimo el ruido granular hasta que el ruido por sobrecarga de pendiente comienza a dominar. En tal caso, el tamaño del escalón se incrementa para reducir el ruido por sobrecarga de pendiente.

Si los valores de salida se alternan en valores de polaridad durante un número de intervalos de muestreo, lo que indica que la señal no varía demasiado en el tiempo, entonces el tamaño del escalón se reduce.

Puede usarse entonces una serie de cambios del tamaño del escalón para incrementar la adaptabilidad de la técnica.

OBJETIVO

Observar el sistema de modulación adaptable

ACTIVIDADES PREVIAS A LA PRÁCTICA

Leer toda la práctica

Hacer un análisis previo o simulación

EQUIPO

- Osciloscopio
- Unidad COM-6A/1
- Unidad COM-6C/1
- Unidad COM-6C/2

PROCEDIMIENTO EXPERIMENTAL

En el modulador adaptable el tamaño del escalón estará determinado por el contador de anillo.

1. Arme el circuito de la figura 8.1 con la unidad COM-6C/1.

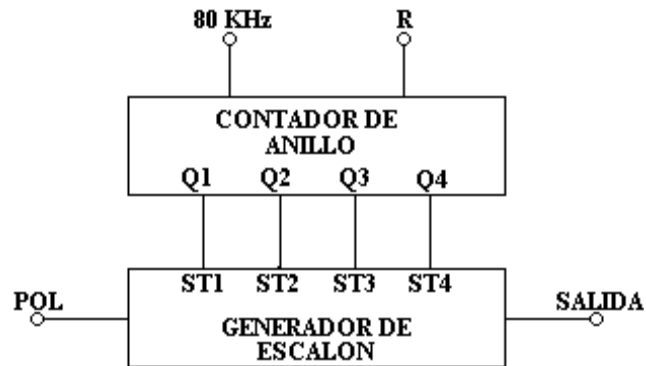


Figura 8.1

2. Dibuje las formas de onda obtenidas en Q_1 , Q_2 , Q_3 , Q_4 y en la salida del generador de escalones.
3. Conecte ahora la entrada POL del generador de escalón a +5V y dibuje las formas de onda obtenidas.
4. Conecte una onda cuadrada de 10 KHz a la entrada del contador de anillos R y dibuje la señal de salida del generador de escalón.
5. Mida la amplitud de cada escalón (Δ_1 , Δ_2 , Δ_n) y anote los valores en la gráfica del punto anterior.

8.1. CIRCUITO DE TIEMPO ADAPTABLE

1. Arme el circuito de la figura 8.2 con la unidad COM-6C/1.

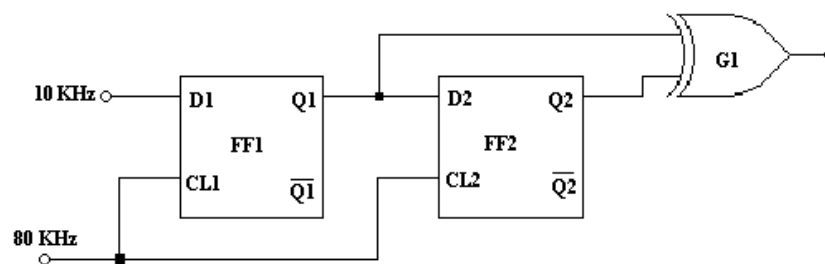


Figura 8.2

2. Dibuje el diagrama de tiempos de las salidas Q_1 , Q_2 y G_1 junto con el reloj de 80 KHz.

8.2. MODULADOR DELTA ADAPTABLE

1. Arme el circuito de la figura 8.3.

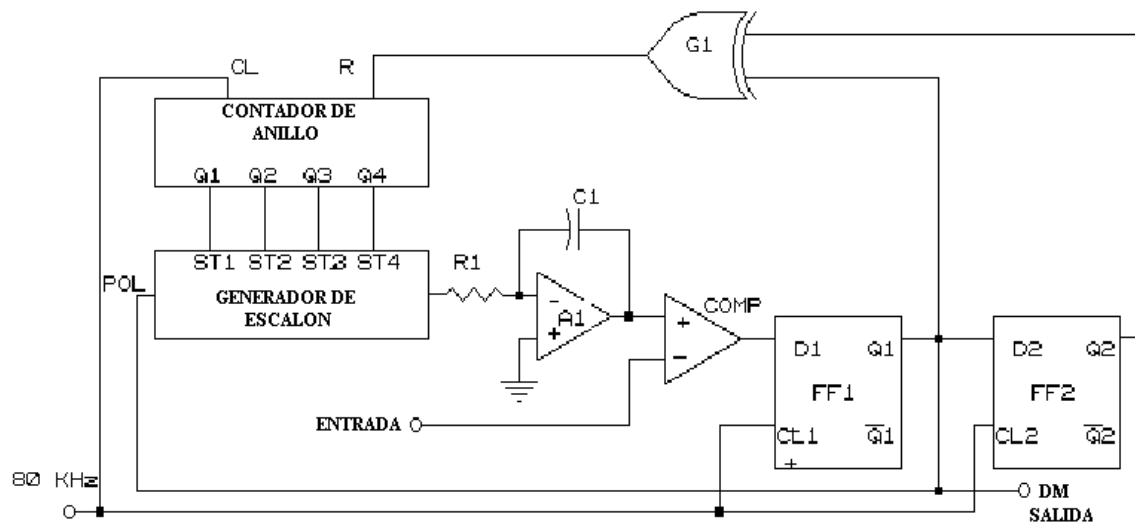


Figura 8.3

2. Conecte una onda cuadrada de 20 KHz como entrada al modulador (comparador).
3. Dibuje el diagrama de tiempos de las siguientes señales: CL y R del contador de anillo, salida del integrador, salida del comparador y la salida DM.
4. Repita las mediciones con una onda cuadrada de 10 KHz como señal de entrada.

8.3. CANAL DELTA ADAPTABLE COMPLETO

1. Arme el demodulador delta adaptable de la figura 8.4, con la unidad COM-6C/2.
2. La salida del modulador conéctala a la entrada del demodulador.

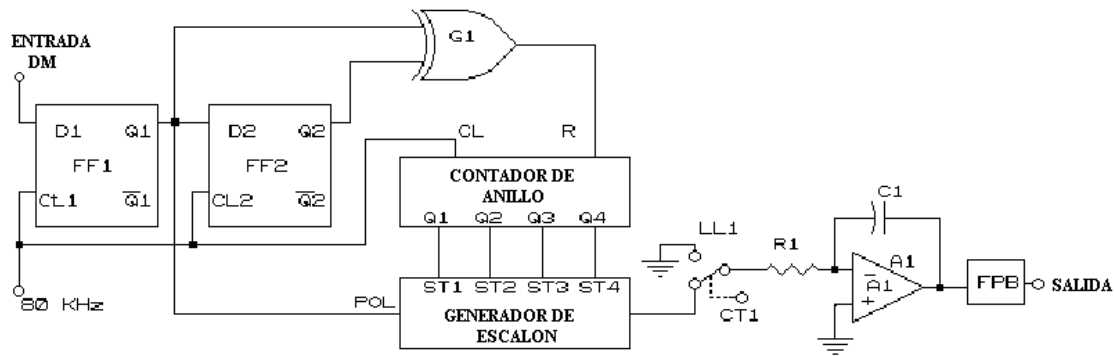


Figura 8.4

3. Conecte una onda senoidal de 1 KHz y una amplitud de 1 Vpp a la entrada del modulador y dibuje la salida del FPB debajo de la señal de entrada del modulador. Observe la entrada del demodulador.
4. Reemplace las resistencias de integración de 5 K Ω por una resistencia de 20 K Ω y observe el efecto sobre la señal de salida del FPB.

CUESTIONARIO

1. ¿Cuál es la ventaja de utilizar la modulación delta adaptable de la modulación delta?
2. Defina qué es el ruido por sobrecarga y el ruido granular.
3. Dibuje el diagrama de bloques de la modulación delta adaptable.
4. Mencione la modulación delta con pendiente continuamente variable y explíquela.

PRÁCTICA 9

MODULADOR DELTA POR INTEGRACIÓN

INTRODUCCIÓN

En algunos un sistema aumentando la frecuencia de muestreo, llega un momento en que dos muestras consecutivas tienen una amplitud tan próxima, que no se necesita más que un sólo intervalo de cuantificación para cuantificar la diferencia.

En este caso sólo se necesitaría un bit por muestra, y la velocidad de transmisión en línea sería igual a la velocidad de muestreo. Este tipo de modulación se conoce con el nombre de modulación delta (MD).

En la figura 9.1 se representa el diagrama de señales obtenidas en un terminal da MD por integración.

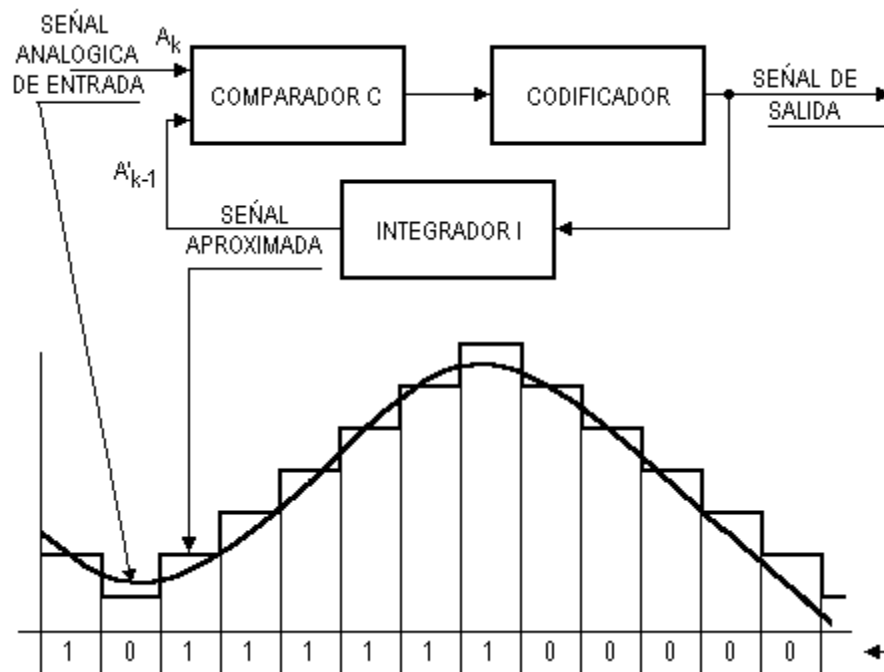


Figura 9.1

OBJETIVO

Observar un modulador delta por integración.

ACTIVIDADES PREVIAS A LA PRÁCTICA

Leer toda la práctica

Hacer un análisis previo o simulación

EQUIPO

- Osciloscopio
- Generador de funciones
- Unidad COM-6A/1
- Unidad COM-6C/1

PROCEDIMIENTO EXPERIMENTAL

9.1. FUNCIONAMIENTO DE GENERADOR DE ESCALONES

Para verificar la operación del generador de escalones en la unidad COM-6C/1

1. Conecte la entrada de polaridad al "0" lógico (-5V) para verificar la operación del generador de escalones en la unidad COM-6C/1.
2. Conecte por turno cada una de las entradas de control ST1 – ST 4 a "1" lógico y mida el voltaje de salida. No conecte por vez más de una entrada de control a "1" lógico. Verifique el efecto del control "balance del generador de escalones" sobre el voltaje de salida.

9.2. OPERACIÓN DEL INTEGRADOR

1. Arme el circuito de la figura 9.2
2. Dibuje las formas de onda del reloj de 20 KHz y de la salida del integrador (V_o) una bajo la otra.
3. Repita nuevamente los pasos 1 y 2, con cada una de las entradas de control conectadas a "1" lógico, y con un reloj de 40 KHz conectado a la entrada POL.



Figura 9.2

9.3. MODULADOR DELTA POR INTEGRACIÓN

1. Arme el modulador delta por integración mostrado en la figura 9.3.

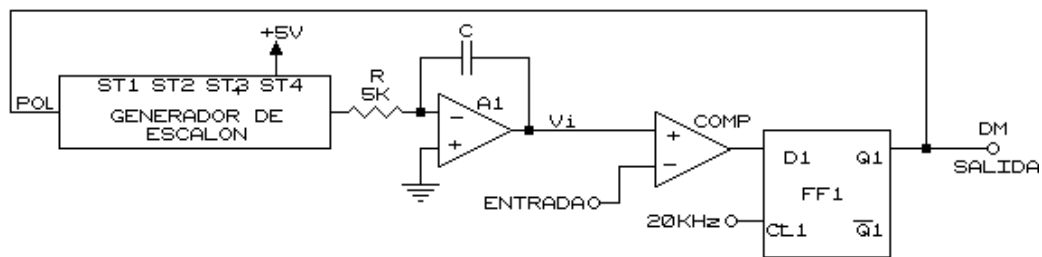


Figura 9.3

2. Conecte la entrada a 0 V y dibuje las formas de onda en los puntos siguientes, una debajo de la otra: salida del integrador (V_i), CL, Q_1 y la salida del comparador.

9.4. MODULADOR DELTA POR INTEGRACIÓN (entrada de onda cuadrada)

1. Reemplace el reloj de 20 KHz por uno de 10 KHz. Conecte una onda senoidal de 10 KHz y 2 Vpp a la entrada del modulador.
2. Dibuje las forma de onda en los puntos siguientes: CL, entrada y V_i en el mismo gráfico, así como la salida del comparador y Q_1 .
3. Repita los puntos 1 y 2 ahora con una entrada de onda cuadrada de la misma frecuencia y amplitud que la senoidal y dibuje las formas de onda.

9.5. SOBRECARGA DE PENDIENTE

1. Remplace la resistencia $R_1 = 5 \text{ K}\Omega$ del integrador por $R_3 = 20 \text{ K}\Omega$. Conecte un reloj de 80 KHz al flip - flop y una onda senoidal a la entrada de 100 Hz y 2 Vpp.
2. Dibuje la señal de entrada del modulador y la salida del integrador.

3. Aumente gradualmente la frecuencia de entrada hasta que exista sobrecarga de pendiente (hasta que la señal de salida del integrador no pueda seguir más a la señal de entrada).
4. Anote la frecuencia para la cual esto comienza.
5. Repita las mediciones los pasos 2, 3 y 4 para velocidades de reloj de 20 KHz y 40 KHz, y observe el efecto de la velocidad de reloj sobre las frecuencias para las cuales ocurre la sobrecarga de pendiente.

CUESTIONARIO

1. Describa ampliamente en que consiste la modulación delta por integración.

Comunicaciones Digitales
(Manual de prácticas para Ingeniería)

Las innovaciones tecnológicas ofrecen grandes ventajas en la vida diaria del ser humano, su avance hoy en día no tiene parangón en la historia; específicamente, las comunicaciones digitales han logrado, por su cobertura, calidad y por las utilidades que genera, ponerse por encima de las comunicaciones analógicas, de ahí la importancia de este texto, que contribuye a que el alumno aprenda a construir y reproducir las diferentes etapas que intervienen en un sistema de comunicaciones digitales con el fin de adquirir las competencias necesarias en este campo para su óptimo desarrollo profesional.

colección: manuales de ciencias físico - matemáticas y de las ingenierías

